



Docket No.: MAS-FIN-141

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231, on the date indicated below.

By: Markus Nollf Date: December 18, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Robert-Christian Hagen et al.  
Applic. No. : 09/993,266  
Filed : November 19, 2001  
Title : Electronic Component with Shielding and Method for its Production

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,  
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 199, based upon the German Patent Application 100 65 895.4, filed November 17, 2000.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

Markus Nollf  
For Applicants

MARKUS NOLFF  
REG. NO. 37,006

Date: December 18, 2001

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100  
Fax: (954) 925-1101

/kf



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 100 65 895.4

**Anmeldetag:** 17. November 2000

**Anmelder/Inhaber:** Infineon Technologies AG, München/DE

**Bezeichnung:** Elektronisches Bauteil mit Abschirmung und Verfahren zu seiner Herstellung

**IPC:** H 01 L, H 05 K

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 6. November 2001  
**Deutsches Patent- und Markenamt**  
Der Präsident  
Im Auftrag

Waasmaier



## Beschreibung

Elektronisches Bauteil mit Abschirmung und Verfahren zu seiner Herstellung

5

Die Erfindung betrifft ein elektronisches Bauteil mit Abschirmung und ein Verfahren zu seiner Herstellung gemäß den unabhängigen Ansprüchen.

- 10 Die Empfindlichkeit von integrierten Schaltungen auf Halbleiterchips gegenüber externen elektromagnetischen Einflüssen steigt mit zunehmender Arbeitsfrequenz an. Für Hochfrequenzbauelemente werden zunehmend Halbleiterchips in Flip-Chip-Technologie in einem elektronischen Bauteil angeordnet. Bei
- 15 der Flip-Chip-Technologie wird die aktive Oberseite eines Chips einem Keramiksubstrat oder einer Leiterplatte gegenüberliegend angeordnet. Die passive Rückseite des Chips ist somit nicht von einem Keramiksubstrat oder einer Leiterplatte geschützt und der Beeinflussung durch elektromagnetische Fel-
- 20 der ausgesetzt. Über die Rückseite des Halbleiterchips können somit Störsignale, Rauschen und dergleichen, eingekoppelt werden, welche die Funktionsfähigkeit des elektronischen Bauteils beeinträchtigen. Außerdem wird zwischenzeitlich zur Verkleinerung der elektronischen Bauteile die Rückseite der
- 25 Halbleiterchips als Teil der Außenfläche des Gehäuses eingesetzt, so dass die Gefahr der Einkopplung von Streufeldern erhöht ist.

- Aufgabe der Erfindung ist es, die Einkopplung ein elektronisches Bauteil anzugeben bei dem die Einkopplung von elektromagnetischen Streufeldern vermindert ist und eine kostengünstige Verfahren zur Herstellung eines derartigen Bauteils anzugeben.

- 35 Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Merkmale vorteilhafter Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

Erfindungsgemäß wird ein elektronisches Bauteil mit Abschirmung gegen elektromagnetische Streufelder angegeben. Dieses elektronische Bauteil weist einen Halbleiterchip aus einem Halbleitersubstrat mit einer aktiven Oberseite und einer passiven Rückseite auf. Darüber hinaus weist das elektronische Bauteil zusätzlich eine vergrabene Schicht auf, die elektrisch leitend ist. Die Flächengröße der vergrabenen Schicht entspricht der Größe der Fläche der Rückseite des Halbleitersubstrats. Die vergrabene Schicht ist innerhalb des Halbleitersubstrats im Bereich der Rückseite angeordnet und mit einem äußeren Massepotential über mindestens eine innerhalb des Halbleitersubstrats angeordnete Masseleitung mit einer Kontaktfläche auf der Oberseite des Halbleitersubstrats verbunden.

Das erfindungsgemäße elektronische Bauteil hat den Vorteil, dass durch die auf Massepotential liegende elektrisch leitende vergrabene Schicht auf der Rückseite des Halbleitersubstrats die aktive Fläche des Chips abgeschirmt wird. Das Massepotential wird über die innerhalb des Halbleitersubstrats angeordnete Masseleitung und eine Kontaktfläche auf der Oberseite des Halbleitersubstrats an die vergrabene Schicht zur Abschirmung gelegt. Die Empfindlichkeit gegenüber Streufeldern auf der Rückseite des Halbleiterchips, die teilweise als äußere Gehäusesseite eingesetzt ist, wird durch die Abschirmung herabgesetzt.

Die erfindungsgemäße vergrabene Schicht löst eine andere Aufgabe als vergrabene Schichten innerhalb von integrierten Schaltungen und Halbleiterbauelementen. Diese dienen einerseits einer Herabsetzung von Bahnwiderständen und andererseits sollen sie mehrere elektronische Bauelemente einer integrierten Schaltung voneinander isolieren. Erst durch die geschlossene und sich über die gesamte Fläche des elektronischen Bauteils bzw. des Halbleitersubstrats erstreckende vergrabene Schicht wird eine wirkungsvolle Abschirmung der un-

terschiedlichen Halbleiterkomponenten auf der aktiven Oberseite des Halbleiterchips vor elektromagnetischen Streufeldern erreicht.

- 5 Ein Einkoppeln von elektromagnetischen Störfeldern von der freiliegenden Rückseite des Halbleiterchips eines elektronischen Bauteils wird herabgesetzt. Die innerhalb des Halbleitersubstrats gelegene vergrabene Schicht in Zusammenwirken mit der innerhalb des Substrats angeordneten Masseleitung zur
- 10 Oberfläche des Halbleitersubstrats bildet eine ohmsche Verbindung zu einer Kontaktfläche auf der Oberseite des Halbleiterchips, an die jederzeit ein äußeres Massepotential anlegbar wird.
- 15 In einer Ausführungsform der Erfindung weist die vergrabene Schicht ein mit einer Störstellenkonzentration von über  $1 \times 10^{20} \text{ cm}^{-3}$  dotiertes Halbleitermaterial auf. Diese Ausführungsform hat den Vorteil, dass eine derart hohe Störstellenkonzentration eine nahezu metallische Leitfähigkeit in einem
- 20 Halbleitermaterial bewirkt. Somit kann das Halbleitermaterial selbst mit dieser vergrabenen Schicht wie ein Abschirmblech, das auf der Rückseite eines Halbleitersubstrats angeordnet werden kann, um elektromagnetische Störfelder abzuschirmen, wirken. Da ausserdem die vergrabene Schicht innerhalb des
- 25 Halbleitersubstrats angeordnet ist, wird damit für die Abschirmung kein zusätzliches Volumen in Anspruch genommen und somit die Bauteilgröße eines abzuschirmenden elektronischen Bauteils minimiert.
- 30 Eine weitere Ausführungsform sieht vor, dass das Halbleitermaterial mit dem Material des Halbleitersubstrats identisch ist. Diese Identität des Halbleitermaterials der vergrabenen Schicht mit dem Halbleitermaterial des Halbleitersubstrats hat den Vorteil, dass keine Gitterverspannungen in dem Halbleitermaterial auftreten und dass auch keine thermischen
- 35 Spannungen aufgrund unterschiedlicher Ausdehnungskoeffizienten das elektronische Bauteil gefährden.

8

Eine weitere Ausführungsform der Erfindung sieht vor, dass das Halbleitersubstrat ein einkristallines Silicium aufweist. Vergrabene Schichten in einem einkristallinen Silicium unterzubringen, die elektrisch leitend sind, ist relativ unkritisch, zumal in mikroskopischen Dimensionen, d.h. in Dimensionen im Bereich von mehreren Quadratmikrometern können selektiv vergrabene Schichten zur Herabsetzung von Bahnwiderständen elektronischer Bauteile im einkristallinen Silicium verwirklicht werden. Somit kann zur Verwirklichung des erfindungsgemäßen elektronischen Bauteils eine analoge Technologie angewandt werden, um eine vergrabene Schicht, deren Flächen-  
größe der Größe der Fläche der Rückseite des elektronischen Bauteils entspricht, im einkristallinen Silicium zu verwirklichen.

Eine weitere Ausführungsform der Erfindung sieht vor, dass eine elektrisch leitende ringförmige Schicht, die sich von der Oberseite des Halbleitersubstrats zu der vergrabenen Schicht erstreckt, im Randbereich des elektronischen Bauteils angeordnet ist. Mit einer derartigen ringförmigen Schicht wird eine innerhalb des Halbleitersubstrats angeordnete Masseleitung verwirklicht, die das elektronische Bauteil, insbesondere die integrierte Schaltung eines elektronischen Bauteils, im Bereich der Oberseite des Halbleitersubstrats ringförmig umgibt und somit die Rückseitenabschirmung durch eine Randabschirmung vervollständigt. Diese Vervollständigung besteht darin, dass auch die Randbereiche gegenüber elektromagnetischen Störfeldern abgeschirmt werden. Unter ringförmig wird in diesem Zusammenhang keine Kreisform verstanden, sondern ein geschlossener Ring, der entlang dem Randbereich des elektronischen Bauteils angeordnet ist und aufgrund der rechteckigen Form des Halbleiterchips folglich auch eckig verläuft. Innerhalb der ringförmigen Schicht besteht somit eine vollständige Abschirmung des Halbleitermaterials sowohl zur Rückseite des elektronischen Bauteils hin als auch zu seinen Randseiten.

Eine weitere Ausführungsform der Erfindung sieht vor, dass die ringförmige Schicht ein mit einer Störstellenkonzentration von über  $1 \times 10^{20} \text{ cm}^{-3}$  dotiertes Halbleitermaterial aufweist. Analog zu der vergrabenen Schicht auf der Rückseite des elektronischen Bauteils wirkt aufgrund der hohen Störstellenkonzentration von über  $1 \times 10^{20} \text{ cm}^{-3}$  wirkt die ringförmige Schicht wie ein Metallring, der um das elektronische Bauteil zur Abschirmung gelegt wird. Da diese metallisch leitende ringförmige Schicht innerhalb des Halbleitersubstrats angeordnet ist, kann auf eine Ummantelung des elektronischen Bauteils mit einem Abschirmblech verzichtet werden, was die Dimension des elektronischen Bauteils minimiert.

Eine bevorzugte Ausführungsform der Erfindung sieht vor, dass das elektronische Bauteil ein Bauteil einer Flip-Chip-Montagetechnik ist. Bei der Flip-Chip-Montagetechnik sind auf der Oberseite des Halbleiterchips Lötballen oder Lötkontakthöcker angeordnet, so dass diese Bauteile unmittelbar mit ihrer Oberseite auf einer Leiterplatte oder einem Keramiksubstrat montiert werden können. Derartige elektronische Bauteile weisen keine Kontaktstifte mehr auf und können deshalb in der Flip-Chip-Montagetechnik äußerst kompakt montiert werden, was für den Einsatz bei Hochfrequenzbauteilen den Vorteil kurzer Verbindungsleitungen mit sich bringt. Damit werden sowohl kapazitive als auch induktive Einkopplungen von Störstellen vermindert. Durch die erfindungsgemäße Abschirmung mittels einer vergrabenen Schicht auf der Rückseite des elektronischen Bauteils kann ein derartig konstruiertes Hochfrequenzbauteil gegen ein Einkoppeln von elektromagnetischen Störfeldern zusätzlich geschützt werden.

Eine weitere Ausführungsform der Erfindung sieht vor, dass auf der Kontaktfläche der Oberseite des Halbleitersubstrats zum Anschluß an ein äußeres Massepotential ein Lötball oder ein Lötkontakthöcker angeordnet ist. Diese Ausführungsform hat den Vorteil, dass zum Anschluß des Massepotential kein

gesonderter Verfahrensschritt erforderlich ist. Vielmehr kann, insbesondere in der Flip-Chip-Technologie, das Massepotential an die vergrabene Schicht und die innerhalb des Halbleitersubstrats vorhandene Masseleitung mit dem Anschluß der übrigen Kontaktflächen, die ebenfalls mit Lötbällen oder Löt-  
5 kontakthöckern bestückt sind, durchgeführt werden.

Eine weitere Ausführungsform der Erfindung sieht vor, dass auf der Oberseite des elektronischen Bauteils eine Umverdrahtungsfolie mit Verbindungsleitungen angeordnet ist. Diese Verbindungsleitungen der Umverdrahtungsfolie sind mit den Kontaktflächen der Halbleiterchips verbunden, wobei die Kontaktflächen der Halbleiterchips mikroskopisch klein gehalten werden können, d.h. eine Flächengröße von wenigen Quadratmikrometern einnehmen können, da keine voluminösen Lötbälle oder Lötkontakthöcker vorzusehen sind. Diese werden vielmehr auf entsprechenden Ausgangskontaktflächen der Umverdrahtungs-  
10 folie vorgesehen und auf die gesamte Fläche eines Halbleitersubstrats verteilt. Dabei können die Ausgangskontaktflächen größere Lötbälle und größere Lötkontakthöcker tragen als die Kontaktflächen des Halbleiterchips selbst, da die gesamte Oberfläche des Halbleiterchips zur Anordnung der Außenlötkontakthöcker oder Außenlötbälle zur Verfügung steht.  
15 20

In einer weiteren Ausführungsform der Erfindung ist es deshalb vorgesehen, das Massepotential über mindestens einen Lötball oder einen Kontakthöcker, über die Umverdrahtungsfolie und über die ringförmige Schicht an die vergrabene Schicht anzulegen. Dies hat den Vorteil, dass das Massepotential von relativ großen Leiterbahnen eines Keramiksubstrats oder einer Leiterplatte über die ebenfalls relativ großen Ausgangskontaktflächen einer Umverdrahtungsfolie und über die mikroskopisch kleinen Kontaktflächen und entsprechend mikroskopisch kleinen Masseleitungen innerhalb des Halbleitersubstrats an die vergrabene Schicht auf der Rückseite des Halbleitersubstrats angelegt werden kann. Somit ist der Anschluß  
25 30 35 des erfindungsgemäßen elektronischen Bauteils und der An-



schluß der Abschirmung des erfindungsgemäßen elektronischen Bauteils für den Anwender und Verbraucher relativ unkritisch, da ihm makroskopische Dimensionen aufgrund des Einsetzens der Umverdrahtungsfolie zum Einbau in seine elektronische Schaltung zur Verfügung stehen. Makroskopisch heißt in diesem Zusammenhang mit bloßem Auge erkennbar ohne Einsatz eines Stereomikroskops oder ähnlicher Vergrößerungshilfen.

Ein Verfahren zur Herstellung eines elektronischen Bauteils mit Abschirmung, wobei das elektronische Bauteil ein Halbleiterchip aus einem Halbleitersubstrat mit einer aktiven Oberseite und einer passiven Rückseite aufweist, hat mindestens folgende Verfahrensschritte:

- 15 - Bereitstellen eines Halbleiterwafers für mindestens eine integrierte Schaltung eines elektronischen Bauteils auf der aktiven Oberseite,
- Implantieren von Störstellen zur Bildung einer vergrabenen Schicht, die elektrisch leitend ist und deren Flächengröße der Größe der Fläche der Rückseite entspricht, von der Rückseite des Halbleiterwafers aus,
- 20 - Einbringen einer elektrisch leitenden ringförmigen Schicht von der Oberseite des Halbleiterwafers aus bis zu der vergrabenen Schicht, wobei die ringförmige Schicht im Randbereich jedes elektronischen Bauteils angeordnet wird,
- 25 - Vereinzeln des Halbleiterwafers zu Halbleiterchips nach Vollenden von Verfahrensschritten auf dem Halbleiterwafer für die Herstellung mindestens einer integrierten Schaltung innerhalb der ringförmigen Schicht,
- 30 - Verpacken des Halbleiterchips zu einem elektronischen Bauteil mit Abschirmung.

35 Bei diesem Verfahren werden vorzugsweise doppelseitig polierte Halbleiterwafer zur Verfügung gestellt. Auf einer Vorderseite des Halbleiterwafers sind Bauelementstrukturen und in-

tegrierte Schaltungen einbringbar. Von der polierten Rückseite aus wird ein großflächiges Implantieren des gesamten Halbleiterwafers mit einer hohen Störstellenkonzentration ermöglicht um eine geschlossenen vergrabene Schicht einzubringen.

- 5 Bei diesem Implantieren von Störstellen wird die Konzentration der Störstellen auf mindestens  $1 \times 10^{20} \text{ cm}^{-3}$  eingestellt, um eine nahezu metallische Leitfähigkeit innerhalb des Halbleiterwafers von der Rückseite aus zu erzeugen. Dieser Implantationsschritt kann auch als letzter halbleitertechnologischer Schritt vorgenommen werden, da für eine Implantation lediglich die Rückseite von Oxydschichten und anderen die Implantation behindernden Schichten freizuhalten ist. Ferner ist die Ionimplantation ein gerichteter Vorgang, der entweder nur von der Rückseite oder nur von der Oberseite aus durchgeführt werden kann. Insofern ist eine ionenimplantierte Schicht wie die erfindungsgemäße großflächige geschlossene elektrisch leitende vergrabene Schicht zur Abschirmung gegen magnetische Störfelder von Vorteil.

- 20 Eine ringförmige Masseleitung, die im Randbereich des Halbleiterchips anzuordnen ist, kann durch ein selektives Einbringen, d.h. mittels einer strukturierten Maske, mit einer hohen Störstellenkonzentration von mindestens  $1 \times 10^{20} \text{ cm}^{-3}$  durch Diffusionsvorgänge aus unbegrenzter Störstellenquelle erreicht werden. Eine unbegrenzte Störstellenquelle wäre beispielsweise eine Feststoffquelle wie Bornitrit für Bor als Störstellenelement und/oder eine flüssige Quelle wie Phosphoroxichlorid als Störstellenquelle für Phosphor. Das Phosphoroxidchlorid wird zunächst als Phosphorglas auf einer
- 30 strukturierten Diffusionsmaske abgeschieden. Anschließend wird aus diesem Phosphorglas eine hohe Konzentration von Phosphoratomen in dem Bereich der ringförmigen Schicht eingebracht. Sobald die vergrabene Schicht im Bereich der Rückseite des Halbleiterchips von der ringförmigen hochdotierten
- 35 Schicht beispielsweise in einem Diffusionsschritt erreicht wird, kann das Massepotential von der Oberseite des Halblei-

ters zu der Rückseite des Halbleiters bzw. dann des Halbleiterchips gelangen.

Dazu wird in einem weiteren Schritt der Halbleiterwafer zu  
5 Halbleiterchips vereinzelt und anschließend zu elektronischen Bauteilen mit eingebauter Abschirmung verpackt. Ein derartiges Verfahren hat den Vorteil, dass zusätzlich zu den bisher eingebrachten vergrabenen Schichten für einzelne elektronische Bauteile nun eine großflächige Abschirmschicht als vergrabene Schicht vorgesehen ist.  
10

Eine derartige vergrabene Schicht kann mit einem alternativen Verfahren auch von der Oberseite eingebracht werden. Bei diesem alternativen Verfahren wird ebenfalls eine großflächige  
15 vergrabene Schicht auf dem Halbleiterwafer erreicht, die tief genug liegt, um oberhalb dieser vergrabenen Schicht, die als Abschirmung dienen soll, noch Bauelemente und integrierte Schaltungen unterzubringen. Dieses alternative Verfahren weist folgende Verfahrensschritte auf:

- 20 - Bereitstellen eines Halbleiterwafers für mindestens eine integrierte Schaltung eines elektronischen Bauteils,
- Aufwachsen einer Schichtfolge aus elektrisch leitendem Halbleitermaterial und elektrisch eigenleitendem Halbleitermaterial auf der Oberseite eines Halbleiterwafers  
25 durch ein epitaxiales Aufwachsen der Schichten auf einem einkristallinen Halbleiterwafer, wobei sich eine elektrisch leitende Schicht als vergrabene Schicht unter der elektrisch eigenleitenden Schicht bildet,
- nach dem Einbringen der vergrabenen Schicht wird eine  
30 elektrisch leitende ringförmige Schicht von der Oberseite des Halbleiterwafers aus eingebracht, die sich durch die eigenleitende Schicht hindurch erstreckt und bis zur vergrabenen Schicht in der Tiefe reicht, dabei wird die ringförmige Schicht im Randbereich des Halbleiterchips  
35 angeordnet,
- ein Vereinzeln des Halbleiterwafers zu Halbleiterchips erfolgt erst, nachdem Verfahrensschritte auf dem Halb-

5 leiterwafer zur Herstellung von integrierten Schaltungen innerhalb der ringförmigen Schicht beendet sind, als letzter Schritt folgt dann die Einkapselung oder Verpackung des Halbleiterchips zu einem elektronischen Bauteil mit Abschirmung.

10 Die nach der hochdotierten elektrisch leitenden vergrabenen Schicht epitaxial taktisch abgeschiedene eigenleitende Schicht sollte möglichst wenig bis gar keine Fremdatome, die als Störstellen wirken, aufweisen. Jedoch sind derart hohe Reinheitsgrade, die eine Eigenleitung des Halbleiters zulassen, praktisch nicht erreichbar, so dass eine Restdotierung bis zu  $10^{15}$  Fremdatomen pro  $\text{cm}^{-3}$  im eigenleitenden Halbleiter tolerierbar sind. Der Anstieg in der Reinheit des Halbleitermaterials vom Übergang der elektrisch leitenden vergrabenen Schicht auf die nahezu eigenleitende Halbleiterschicht umfaßt somit mindestens 5 Größenordnungen. Nachdem auch dieses Durchführungsbeispiel des Verfahrens eine elektrisch leitende vergrabene Schicht als Abschirmung auf der Rückseite des Halbleiterchips zur Verfügung stellt, kommt es lediglich darauf an, welches der beiden Verfahren kostengünstiger ist. Dabei ist es mit entscheidend, wann der Schritt zur Erzeugung der vergrabenen elektrisch leitenden Schicht durchzuführen ist.

25 Beim ersten Durchführungsbeispiel des Verfahrens kann der Implantationsschritt noch ganz am Schluß des Bearbeitens eines Halbleiterwafers durchgeführt werden, während das alternative Verfahren durch Aufwachsen von Epitaxieschichten ganz am Anfang der Herstellung eines Halbleiterwafers mit integrierten Schaltungen für elektronische Bauteile stehen muss. Während das Ionenimplantationsverfahren mit geringer thermischer Energie verbunden ist, kann das Epitaxieverfahren nur bei Rotglut des Siliciums durchgeführt werden. Jedoch ist der apparative Aufwand für eine epitaxiale Abscheidung bedeutend geringer als für eine Ionenimplantation. Das bedeutet, eine Ionenimplantationsanlage stellt eine wesentlich größere Inve-

stitution dar als eine Epitaxieanlage. Zur Realisierung der vorliegenden Erfindung ist der Einsatz beider Verfahren möglich.

- 5 In einem Durchführungsbeispiel des Verfahrens werden auf Kontaktflächen der Oberseite des Halbleiterwafers Lötballs oder Lötkontakthöcker angeordnet und aufgelötet. Die Dimension eines Lötballes und/oder eines Lötkontakthöckers muß gering gehalten werden und weist einen Durchmesser im Bereich von 20 -  
10 300  $\mu\text{m}$ , vorzugsweise 50 bis 150  $\mu\text{m}$ , auf. Größere Lötballs oder Lötkontakthöcker würden eine zu große Halbleiterfläche beanspruchen, um noch wirtschaftlich elektronische Bauteile daraus herzustellen. Der Vorteil dieses Verfahrensschrittes ist jedoch, dass die Lötballs und Lötkontakthöcker noch vor  
15 dem Vereinzeln zu Halbleiterchips auf einem gesamten Halbleiterwafer für mehrere oder sogar viele Chips gleichzeitig aufgebracht werden können.

- Ein weiteres Durchführungsbeispiel des Verfahrens sieht vor,  
20 dass beim Verbinden der Lötballs oder Lötkontakthöcker mit einer Leiterplatte oder einem Keramiksubstrat gleichzeitig mindestens ein Lötball oder ein Lötkontakthöcker mit einem Massepotential verbunden wird. Diese Verfahrensvariante hat den Vorteil, dass kein extra Verbindungsschritt durch Heran-  
25 führung der Masse an die innerhalb des Halbleitersubstrats befindliche Masseleitung und die innerhalb des Halbleitersubstrats befindliche vergrabene Schicht vorzunehmen ist, sondern der Verbindungsschritt mit allen Lötballs oder Lötkontakthöckern gleichzeitig durchgeführt werden kann.

- 30 Ein alternatives Durchführungsbeispiel für das Verfahren sieht vor, dass zunächst die Kontaktflächen des Halbleiterchips mit Verbindungsleitungen einer Umverdrahtungsfolie verbunden werden. Diese Verbindungsleitungen einer Umverdrahtungsfolie können in ihren Dimensionen auf kleinste im Mikro-  
35 meterbereich liegende Abmessungen von Halbleiterkontaktflächen angepaßt werden. Das hat den Vorteil, dass nur eine ge-

ringstmögliche Halbleiterchipfläche für die Kontaktgabe verloren geht. Die Verbindungsleitungen auf der Umverdrahtungsfolie führen zu makroskopischen Ausgangskontaktflächen, auf die entsprechend größere, also makroskopische Lötballs oder Lötkontakthöcker angebracht werden können. Aufgrund des Einsatzes diese Umverdrahtungsfolie stellt nämlich die gesamte Fläche eines Halbleiterchips für das Anordnen von Lötkontakthöckern oder Lötballs zur Verfügung. In diesem Zusammenhang bedeutet makroskopisch "mit dem bloßen Auge ohne Hilfe von Mikroskopen erkennbare Dimensionen und Strukturen". Nach dem Anbringen einer Umverdrahtungsfolie auf jedem Halbleiterchip oder alternativ auf dem gesamten Halbleiterwafer werden nach dem Vereinzeln die Lötballs oder Lötkontakthöcker der Umverdrahtungsfolie mit Leitungen einer Leiterplatte oder eines Keramiksubstrats verbunden. Mindestens einer der Lötballs oder Lötkontakthöcker wird dabei mit einer masseführenden Leitung der Leiterplatte oder des Keramiksubstrats verbunden. Somit ist wieder gewährleistet, dass die Abschirmung innerhalb des Halbleitersubstrats über die Halbleitersubstrat geführte Masseleitung und die vergrabene Schicht auf das äußere Massepotential gelegt werden kann, zumal erst durch die ERdung ein Abschirmungseffekt erzieltbar wird.

In einem weiteren Durchführungsbeispiel des Verfahrens wird eine ringförmige Kontaktfläche im Randbereich der Oberseite des Halbleiterchips angeordnet, welche die ringförmige leitende Schicht kontaktiert. Mit einer derartigen ringförmigen Kontaktfläche ist der Vorteil verbunden, dass entsprechend ringförmige Lötraupen auf dem Halbleiterchip angeordnet werden können und damit ein Abschirmring um jeden Halbleiterchip oder jedes elektronische Bauteil realisiert wird. Anstelle eines geschlossenen Abschirmringes aus Lötmaterial können auch ebenso ringförmig angeordnete Lötballs oder Lötkontakthöcker im Randbereich des Halbleiterchips angeordnet werden und elektrisch mit dem Massepotential einer Leiterplatte oder eines Keramiksubstrats verbunden werden.

Mit dem erfindungsgemäßen elektronischen Bauteil und den beiden möglichen Verfahren zur Herstellung eines derartigen Bauteils wird die Empfindlichkeit von integrierten Schaltungen auf Halbleitern gegenüber externen elektromagnetischen Einflüssen bei zunehmender Arbeitsfrequenz minimiert. Es werden damit die Beeinflussungen der elektrischen Funktionen und der elektrischen Eigenschaften der integrierten Schaltung auf dem Halbleiter weitestgehend vermieden und es wird ein flächiger Rückseitenschutz erreicht, der auf Massepotential gelegt werden kann. Somit kann dieses elektronische Bauteil in der Flip-Chip-Montagetechnik eingesetzt werden, wobei die aktive Seite nach unten, nämlich zur Leiterplatte hin, montiert wird. Diese Flip-Chip-Verbindungstechnik empfiehlt sich insbesondere für hochfrequenzintegrierte Schaltungen wegen der kurzen elektrischen Verbindungslänge und wird nun durch die erfindungsgemäße Abschirmung unempfindlich gegenüber elektromagnetischen Streufeldern.

Dazu muss für Hochfrequenzanwendungen bei der Herstellung der integrierten Schaltung eine leitende Grundsicht nahe der Rückseite der integrierten Schaltung realisiert werden, die allgemein als vergrabene Schicht ("buried layer") bezeichnet wird. Masseverbindungen zu der leitenden Grundsicht innerhalb des Halbleitersubstrats können durch spezielle Erdungskontaktflächen an der Oberseite der integrierten Schaltungen vorgesehen sein. Durch die leitenden Masseverbindungsschichten und die leitende vergrabene Schicht ist eine Abschirmung der aktiven Strukturen auf der Oberseite des Halbleitersubstrats erreichbar. Um eine weiter verbesserte Abschirmung zu erreichen, kann anstelle von einzelnen Durchkontaktierungen zu der Grundsicht oder vergrabenen Schicht eine umlaufende ringförmige Durchkontaktierung durchgeführt werden.

Mit der Erfindung wird es deshalb möglich, die Flip-Chip-Montagetechnik auch bei integrierten Schaltungen für die Hochfrequenz anzuwenden und die Flip-Chip-spezifischen Vorteile der kürzeren Übertragungslängen zu nutzen, ohne gleich-

zeitig auf eine Rückseitenabschirmung verzichten zu müssen. Darüber hinaus erübrigen sich beim Montageprozess die somit erforderlichen Prozessschritte für die Abschirmung, da diese Massekontaktierung bei dem erfindungsgemäßen Bauelement  
5 gleichzeitig mit der Kontaktierung der Signalleitungen ausgeführt werden kann.

Zusammenfassend ergeben sich die Vorteile einer Integration und Nutzung der leitfähigen Schichten in hochfrequenzintegrierten Schaltungen aus Gründen der Abschirmung und der Kombination obiger Schritte mit der Flip-Chip-Montagetechnik durch Vorsehen einzelner Lötkontakthöcker oder eines umlaufenden Lötkontakthöckerringes.  
10

15 Die Erfindung wird nun anhand von Ausführungsformen mit Bezug auf die beiliegenden Figuren näher erläutert.

Figur 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils mit Abschirmung gemäß einer ersten Ausführungsform der Erfindung,  
20

Figur 2 zeigt einen schematischen Querschnitt eines elektronischen Bauteils mit Abschirmung gemäß einer zweiten Ausführungsform der Erfindung,

Figur 3 zeigt einen schematischen Querschnitt eines elektronischen Bauteils mit Abschirmung gemäß einer dritten Ausführungsform der Erfindung.  
25

Figur 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 mit Abschirmung 2 gemäß einer ersten Ausführungsform der Erfindung. In Figur 1 bezeichnet die Bezugsnummer 3 einen Halbleiterchip. Die Bezugsnummer 4 bezeichnet ein Halbleitersubstrat mit einer aktiven Oberseite 5 und einer passiven Rückseite 6. Die Bezugsnummer 7 bezeichnet eine elektrisch leitende vergrabene Schicht im Bereich der Rückseite 6 des Halbleitersubstrats 4 und die Bezugsnummer 8 bezeichnet eine Kontaktfläche auf der aktiven Oberseite 5 des Halbleiterchips 3, die für eine Verbindung zu einem äußeren  
30  
35



Massepotential 9 vorgesehen ist. Die Bezugsnummer 10 bezeichnet eine Masseleitung innerhalb des Halbleitersubstrats und die Bezugsnummer 11 bezeichnet eine elektrisch leitende ringförmige Schicht innerhalb des Halbleitersubstrats, die als Masseleitung zur Verbindung zwischen der Kontaktfläche 8 der vergrabenen Schicht 7 dienen kann.

Das elektronische Bauteil 1 mit Abschirmung 2 der Figur 1 weist einen Halbleiterchip 3 mit einer aktiven Oberseite 5 und einer passiven Rückseite 6 auf. Im Bereich der passiven Rückseite 6 befindet sich innerhalb des Halbleitersubstrats 4 eine elektrisch leitende vergrabene Schicht mit einer Störstellenkonzentration von mindestens  $1 \times 10^{20} \text{ cm}^{-3}$ , die aufgrund dieser hohen Störstellenkonzentration nahezu metallisch leitende Eigenschaften aufweist. Die Oberseite 5 weist mindestens eine Kontaktfläche 8 auf, die mit einem Massepotential 9 verbunden ist. Die elektrisch leitende vergrabene Schicht 7 ist mit der Kontaktfläche 8 auf der Oberseite 5 über eine elektrisch leitende Masseverbindung 10 innerhalb des Halbleitersubstrats 3 verbunden. Diese Masseverbindung 10 ist ein Bereich der von der Kontaktfläche 8 zu der vergrabenen Schicht 7 reicht und eine Störstellenkonzentration von mindestens  $1 \times 10^{20} \text{ cm}^{-3}$  aufweist und damit nahezu metallisch leitend ist. Über diese Masseverbindung 10 innerhalb des Halbleitersubstrats 3 wird das außen liegende Massepotential 9 an die vergrabene Schicht 7 angelegt.

Mit der Rückseitenabschirmung durch die vergrabene Schicht 7 ist es möglich, die aktive Oberfläche 5 mit ihrer aktiven integrierten Schaltung vor elektromagnetischen Störfeldern zu schützen. Dazu ist lediglich mindestens eine Masseleitung innerhalb des Halbleitersubstrats 4 erforderlich. Eine derartige Masseleitung kann durch Tiefendiffusion von Störstellen beispielsweise in ein Siliciumsubstrat erreicht werden.

35

In dem Ausführungsbeispiel nach Figur 1 wurde die mit einer Störstellenkonzentration von mindestens  $1 \times 10^{20} \text{ cm}^{-3}$  hochdo-

tierte vergrabene Schicht 7 mittels Ionenimplantation von der Rückseite her erreicht. Dazu wurde der Halbleiterwafer, der in diesem Ausführungsbeispiel aus einer einkristallinen Siliciumscheibe besteht, beidseitig poliert, so dass eine polierte Oberfläche als Rückseite 6 zu Ionenimplantation präpariert war und die andere polierte Oberfläche als Oberseite 5 für entsprechende Strukturierung mit elektronischen Bauteilen vorgesehen war. Das elektronische Bauteil 1 ist nach der Ausführungsform nach Figur 1 derart strukturiert, dass es mit seiner vergrabenen Schicht 7 als Abschirmung und der Masseverbindung 10 zur Oberseite für eine Flip-Chip-Montagetechnik ausgelegt ist. Dazu weist es auf den Kontaktflächen 8 der Oberseite 5 Lötkontakthöcker 20 auf, die für ein unmittelbares Aufsetzen auf eine Leiterplatte 14 oder ein Keramiksubstrat 15 geeignet sind. Somit bildet die gesamte Rückseite des Halbleiterchips 3 eine wirkungsvolle Abschirmung zum Schutz der mit aktiven Bauelementen bestückten Oberfläche 5 des Halbleiterchips 3.

Figur 2 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 mit Abschirmung 2 gemäß einer zweiten Ausführungsform der Erfindung. Komponenten der Figur 2, die gleiche Funktionen wie in Figur 1 erfüllen, sind mit gleichen Bezugszeichen gekennzeichnet.

Bei der Ausführungsform der Figur 3 ist der in Figur 1 zu sehende Halbleiterchip mit seinen Lötkontakthöckern auf Ausgangskontaktflächen 18 einer mehrlagigen Leiterplatte aufgelötet. Die vergrabene Schicht 7 wurde für diese Ausführungsform der Erfindung durch epitaxiales Aufwachsen einer mit mindestens einer Störstellenkonzentration von  $1 \times 10^{20} \text{ cm}^{-3}$  hochdotierten epitaxialen Schicht auf einem Grundsubstrat mit einer anschließenden epitaxialen Schicht, die lediglich Eigenleitung aufweist, hergestellt. Das Grundsubstrat wurde in dem Beispiel der Figur 2 dünn geschliffen, so dass nur ein geringfügiger Rest oberhalb der vergrabenen Schicht im Querschnitt auf der Rückseite sichtbar bleibt.

In die oberhalb der vergrabenen Schicht liegenden Bereiche des eigenleitenden einkristallinen Silicium wird von der aktiven Oberfläche 5 aus die integrierte Schaltung eingebracht, die von einem Ring aus hochdotiertem Siliciummaterial umgeben ist. Diese ringförmige Schicht 11 weist eine Störstellenkonzentration von mindestens  $1 \times 10^{20} \text{ cm}^{-3}$  auf und besitzt damit nahezu metallische Leitfähigkeit. Bei der Ausführungsform der Figur 2 ist der in Figur 1 zu sehende Halbleiterchip 3 mit seinen Lötkontakthöckern auf Ausgangskontaktflächen 18 einer mehrlagigen Leiterplatte aufgelötet..

Der Zwischenraum zwischen der aktiven Oberfläche 5 des Halbleiterchips 3 ist durch eine Kunststoffvergußmasse 23 aufgefüllt. Die Seitenränder 24 und 25 der Kunststoffvergußmasse können bei Bedarf den gesamten Halbleiterchip 3 und seine Seitenränder abdecken und falls erforderlich auch über die Rückseite 6 mit der vergrabenen Schicht 7 verteilt werden. Dies hängt von dem Anwendungsgebiet des in Figur 2 gezeigten elektronischen Bauteils ab.

In Figur 2 ist eine mehrlagige Leiterplatte von einer massführenden Leitung 22 umgeben und auf Massepotential 9 gelegt, so dass auch die Leiterbahnlagen 26 vollständig abgeschirmt sind. Ein derartiges Hochfrequenzbauelement ist somit vor elektromagnetischen Störfeldern geschützt und in vielen Bereichen einsetzbar wie vorzugsweise als Endstufe in Mobilfunkgeräten.

Figur 3 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 1 mit Abschirmung 2 gemäß einer dritten Ausführungsform der Erfindung. In Figur 3 werden Komponenten, welche die gleiche Funktion wie in den Ausführungsformen der Figur 1 und der Figur 2 erfüllen, mit gleichen Bezugszeichen bezeichnet und eine Erläuterung wird deshalb weggelassen.

In der Ausführungsform der Erfindung, wie sie in Figur 3 gezeigt ist, wurde eine umlaufende ringförmige Masseleitung 10 in das Siliciumsubstrat eingebracht und mit einem umlaufenden ringförmigen Lötkontakthöcker verbunden. Die Masseleitung 10 ist aufgrund ihrer hohen Störstellenkonzentration eine Schicht, die nahezu metallische Leitfähigkeit aufweist. Somit wird der aktive Bereich des Halbleiterchip innerhalb der ringförmigen hochdotierten Schicht vor Störfeldern abgeschirmt.

Diese Ausführungsform der Erfindung nach Figur 3 hat den Vorteil, dass eine auf Massepotential liegende ringförmige Schicht die aktive Oberfläche 5 des Halbleiterchips 3 umgibt und gleichzeitig die vergrabene Schicht 7 im Bereich der Rückseite 6 des Halbleiterchips kontaktiert. Der ringförmige Lötkontakthöcker ist über die Verbindungsleitung 17 in einer Umverdrahtungsfolie 16 mit einem Außenkontakthöcker 28 verbunden, der seinerseits über eine masseführende Leitung 22 mit dem Massepotential 9 verbunden ist.

Somit ist auch diese Ausführungsform, die einen Halbleiterchip 3 auf einer Umverdrahtungsfolie 16 und einer Leiterplatte 14 zeigt, auf der das elektronische Bauteil 1 montiert ist, gegen elektromagnetische Streustrahlung oder Störstrahlung abgeschirmt.

Während die Umverdrahtungsfolie 16 im wesentlichen aus einem Polyimid aufgebaut ist, das mehrere Leiterbahnlagen aus Metall aufweist, ist die Leiterplatte 14 aus Leiterbahnen 21 und 22 sowie aus Durchkontakten 29 bis 34 aufgebaut. Bei dieser Ausführungsform hat die Umverdrahtungsfolie die Aufgabe, die mikroskopisch kleinen, d.h. nur mit einem Lichtmikroskop meßbaren Kontaktflächen 8 des Halbleiterchips 3 auf makroskopische Ausgangskontaktflächen 18 zu vergrößern, die mit bloßem Auge erkennbar und meßbar sind, so dass diese makroskopischen Ausgangskontaktflächen 18 entsprechend sichtbare und justierbare Lötkontakthöcker 20 und Außenkontakthöcker 28

tragen können und in ihrer Ausdehnung den Strukturen und Dimensionen der Strukturen auf der Leiterplatte 14 angeglichen sind.

## Bezugszeichenliste

- 1 elektronisches Bauteil
- 2 Abschirmung
- 3 Halbleiterchip
- 4 Halbleitersubstrat
- 5 Oberseite
- 6 Rückseite
- 7 vergrabene Schicht
- 8 Kontaktfläche
- 9 Massepotential
- 10 Masseleitung innerhalb des Substrats
- 11 ringförmige Schicht
- 12 Randbereiche
- 13 Halbleiterwafer
- 14 Leiterplatte
- 15 Keramiksubstrat
- 16 Umverdrahtungsfolie
- 17 Verbindungsleitung
- 18 Ausgangskontaktfläche
- 19 Lötball
- 20 Lötkontakthöcker
- 21 Leitungen einer Leiterplatte
- 22 masseführende Leitung
- 23 Kunststoffvergußmasse
- 24, 25 Ränder der Kunststoffvergußmasse
- 26 Leiterbahnlagen
- 27 ringförmiger Lötkontakthöcker
- 28 Ausgangslötkontakthöcker
- 29-34 Durchkontakte

## Patentansprüche

1. Elektronisches Bauteil mit Abschirmung (2) gegen elektromagnetische Streufelder, das einen Halbleiterchip (3) aus einem Halbleitersubstrat (4) mit einer aktiven Oberfläche (5) und einer passiven Rückseite (6) aufweist, wobei das elektronische Bauteil (1) eine vergrabene Schicht (7) aufweist, die elektrisch leitend ist und wobei deren Flächengröße der Größe der Fläche der Rückseite (6) entspricht und wobei die vergrabene Schicht (7) innerhalb des Halbleitersubstrats (4) im Bereich der Rückseite (6) angeordnet ist und mit einem äußeren Massepotential über mindestens eine innerhalb des Halbleitersubstrats (4) angeordnete Masseleitung (10) mit mindestens einer Kontaktfläche (8) auf der Oberseite (5) des Halbleitersubstrats (4) verbunden ist.
2. Elektronisches Bauteil nach Anspruch 1, dadurch gekennzeichnet, dass die vergrabene Schicht (7) ein mit einer Störstellenkonzentration von über  $1 \times 10^{20} \text{ cm}^{-3}$  dotiertes Halbleitermaterial aufweist.
3. Elektronisches Bauteil nach Anspruch 2, dadurch gekennzeichnet, dass das Halbleitermaterial mit dem Material des Halbleitersubstrats (4) identisch ist.
4. Elektronisches Bauteil nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass das Halbleitersubstrat (4) einkristallines Silicium aufweist.
5. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass eine elektrisch leitende ringförmige Schicht (11), die

sich von der Oberseite (5) des Halbleitersubstrats (4) zu der vergrabenen Schicht (7) erstreckt, im Randbereich (12) des elektronischen Bauteils (1) angeordnet ist.

- 5 6. Elektronisches Bauteil nach Anspruch 5,  
dadurch gekennzeichnet, dass  
die ringförmige Schicht (11) ein mit einer Störstellen-  
konzentration von über  $1 \times 10^{20} \text{ cm}^{-3}$  dotiertes Halblei-  
termaterial aufweist.
- 10 7. Elektronisches Bauteil nach einem der vorhergehenden An-  
sprüche,  
dadurch gekennzeichnet, dass  
das elektronische Bauteil (1) ein Bauteil einer Flip-  
15 Chip-Montagetechnik ist.
8. Elektronisches Bauteil nach einem der vorhergehenden An-  
sprüche,  
dadurch gekennzeichnet, dass  
20 das elektronische Bauteil (1) ein Hochfrequenzbauteil  
ist.
9. Elektronisches Bauteil nach einem der vorhergehenden An-  
sprüche,  
25 dadurch gekennzeichnet, dass  
auf der Kontaktfläche (8) Lötballen (19) oder Lötkontakt-  
höcker (20) angeordnet sind.
- 30 10. Elektronische Bauteil nach einem der vorhergehenden An-  
sprüche,  
dadurch gekennzeichnet, dass  
das elektronische Bauteil (1) mit seinen Lötballen (19)  
oder Lötkontakthöckern (20) auf einer Leiterplatte (14)  
oder einem Keramiksubstrat (15) montiert ist.
- 35 11. Elektronisches Bauteil nach einem der Ansprüche 1 bis 8,  
dadurch gekennzeichnet, dass



auf der Oberseite (5) des elektronischen Bauteils (1) eine Umverdrahtungsfolie (16) mit Verbindungsleitungen (17) angeordnet ist, welche Kontaktflächen (8) des Halbleiterchips (3) mit auf der Umverdrahtungsfolie (16) verteilten Ausgangskontaktflächen (18) verbindet, wobei die Ausgangskontaktflächen (18) Lötballen (19) oder Lötkontakthöcker (20) tragen.

12. Elektronisches Bauteil nach Anspruch 9 oder Anspruch 11, dadurch gekennzeichnet, dass das Massepotential (9) über mindestens einen Lötball (19) oder einen Lötkontakthöcker (20) über die Umverdrahtungsfolie (16) und über die ringförmige Schicht (11) an der vergrabenen Schicht (7) anliegt.

13. Verfahren zur Herstellung eines elektronischen Bauteils (1) mit Abschirmung (2), wobei das elektronische Bauteil (1) einen Halbleiterchip (3) aus einem Halbleitersubstrat (4) mit einer aktiven Oberseite (5) und einer passiven Rückseite (6) aufweist, und wobei das Verfahren folgende Verfahrensschritte aufweist:

- Bereitstellen eines Halbleiterwafers (13) für mindestens eine integrierte Schaltung eines elektronischen Bauteils (1) auf der aktiven Oberseite (5),
- Implantieren von Störstellen zur Bildung einer vergrabenen Schicht (7), die elektrisch leitend ist und deren Flächengröße der Größe der Fläche der Rückseite (6) entspricht, von der Rückseite des Halbleiterwafers (13) aus,
- Einbringen einer elektrisch leitenden ringförmigen Schicht (11) von der Oberseite des Halbleiterwafers (13) aus bis zu der vergrabenen Schicht (7) in dem Randbereich der integrierten Schaltung für ein elektronisches Bauteil (1) von der Oberseite des Halbleiterwafers (13) aus,
- Vereinzeln des Halbleiterwafers zu Halbleiterchips (3) nach Vollenden von Verfahrensschritten auf dem

Halbleiterwafer (13) zur Herstellung der integrierten Schaltung innerhalb der ringförmigen Schicht (11),

- Verpacken des Halbleiterchips (3) zu einem elektronischen Bauteil (1) mit Abschirmung (2).

14. Verfahren zur Herstellung eines elektronischen Bauteils (1) mit Abschirmung (2), wobei das elektronische Bauteil (1) ein Halbleiterchip (3) aus einem Halbleitersubstrat (4) mit einer aktiven Oberseite (5) und einer passiven Rückseite (6) aufweist, wobei das Verfahren folgende Verfahrensschritte aufweist:

- Bereitstellen eines Halbleiterwafers (13) für mindestens eine integrierte Schaltung eines elektronischen Bauteils (1) auf der aktiven Oberseite (5),
- Aufwachsen einer Schichtfolge aus elektrisch leitendem Halbleitermaterial und nachfolgend elektrisch eigenleitendem Halbleitermaterial auf der Oberseite eines Halbleiterwafers (13) durch ein epitaxiales Aufwachsen der Schichten auf dem Halbleiterwafer (13), wobei die elektrisch leitende Schicht zu einer vergrabenen Schicht (7) unter der elektrisch eigenleitenden Schicht wird,
- Einbringen einer elektrisch leitenden ringförmigen Schicht (11) von der Oberseite des Halbleiterwafers (13) aus, die sich durch die eigenleitende Schicht hindurch bis zu der vergrabenen Schicht (7) erstreckt, wobei die ringförmige Schicht (11) im Randbereich des elektronischen Bauteils (1) angeordnet wird,
- Vereinzeln des Halbleiterwafers (13) zu Halbleiterchips (3) nach Vollenden von Verfahrensschritten auf dem Halbleiterwafer (13) zur Herstellung mindestens einer integrierten Schaltung innerhalb der ringförmigen Schicht (11),
- Verpacken des Halbleiterchips (3) zu einem elektronischen Bauteil (1) mit Abschirmung (2).

15. Verfahren nach Anspruch 13 oder Anspruch 14,  
dadurch gekennzeichnet, dass  
zur Herstellung der vergrabenen Schicht (7) das Halblei-  
termaterial mit einer Störstellenkonzentration von min-  
destens  $1 \times 10^{20} \text{ cm}^{-3}$  dotiert wird.
16. Verfahren nach einem der Ansprüche 14 bis 15,  
dadurch gekennzeichnet, dass  
auf Kontaktflächen (8) der Oberseite (5) des Halbleiter-  
wafers (13) Lötballen (19) oder Lötkontakthöcker (20) vor  
dem Vereinzeln des Halbleiterwafers (13) zu Halbleiter-  
chips (3) angeordnet und aufgelötet werden.
17. Verfahren nach einem der Ansprüche 13 bis 16,  
dadurch gekennzeichnet, dass  
beim Verbinden der Lötballen (19) oder der Lötkontakthök-  
ker (20) mit einer Leiterplatte (14) oder einem Kera-  
miks substrat (15) gleichzeitig mindestens ein Lötball  
(19) oder Lötkontakthöcker (20) mit einem Massepotential  
(9) verbunden wird.
18. Verfahren nach Anspruch 16,  
dadurch gekennzeichnet, dass  
zunächst die Kontaktflächen (8) des Halbleiterchips (3)  
mit Verbindungsleitungen (17) einer Umverdrahtungsfolie  
(16) verbunden werden.
19. Verfahren nach Anspruch 18,  
dadurch gekennzeichnet, dass  
die Lötballen (19) oder die Lötkontakthöcker (20) der Um-  
verdrahtungsfolie (16) mit Leitungen (21) einer Leiter-  
platte (14) oder eines Keramiksubstrats (15) verbunden  
werden, wobei mindestens einer der Lötballen (19) oder  
der Lötkontakthöcker (20) mit einer masseführenden Lei-  
tung (22) der Leiterplatte (14) oder des Keramiksub-  
strats (15) verbunden wird.

20. Verfahren nach einem der Ansprüche 13 bis 19,  
dadurch gekennzeichnet, dass  
eine ringförmige Kontaktfläche (8) im Randbereich (12)  
der Oberseite (5) des Halbleiterchips (3) angeordnet  
wird, welche die ringförmige Schicht (11) kontaktiert.

21. Verfahren nach Anspruch 19,  
dadurch gekennzeichnet, dass  
mehrere ringförmig angeordnete Lötballen (19) oder Löt-  
kontakthöcker (20) mit der ringförmigen Schicht (11) im  
Randbereich (12) des Halbleiterchips (3) elektrisch ver-  
bunden werden.

## Zusammenfassung

Elektronisches Bauteil mit Abschirmung und Verfahren zu seiner Herstellung

5

Die Erfindung betrifft ein elektronisches Bauteil (1) mit Abschirmung (2), das einen Halbleiterchip (3) mit Halbleitersubstrat (4) aufweist. Im Bereich einer Rückseite (6) des Halbleitersubstrats (4) ist eine elektrisch leitende vergrabene Schicht (7) angeordnet. Die vergrabene Schicht ist über eine innerhalb des Halbleitersubstrats (4) angeordnete Masseleitung (10) mit einer Kontaktfläche (8) und einem äußeren Massepotential verbunden. Ferner betrifft die Erfindung ein Verfahren zur Herstellung eines derartigen elektronischen Bauteils (1).

10

15

[Figur 1]

FIG 1

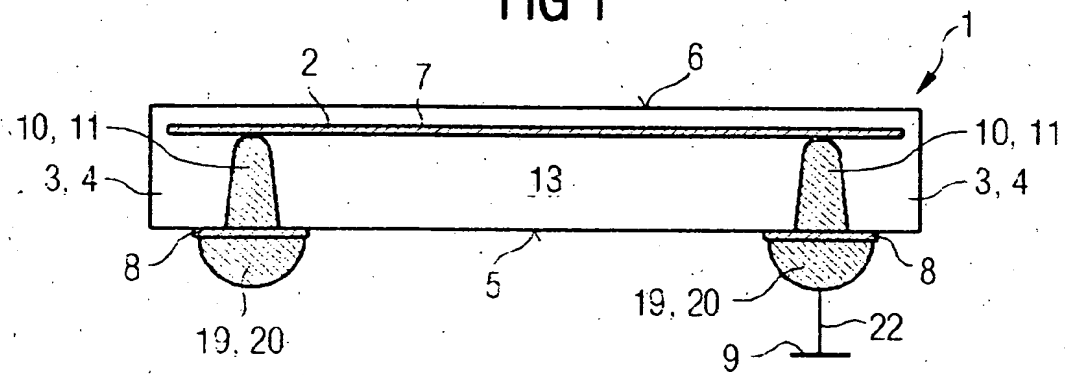


FIG 1

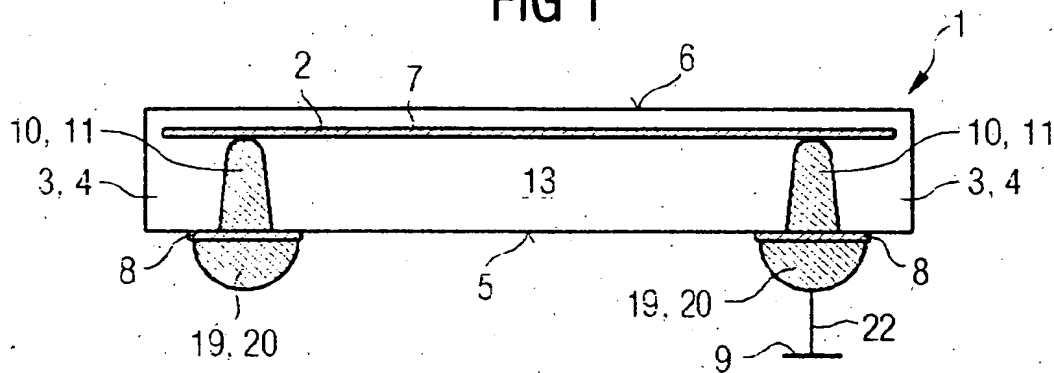


FIG 2

